

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-306821

(43)Date of publication of application : 14.12.1988

(51)Int.Cl.

B23H 1/02

B23H 7/04

(21)Application number : 62-137677

(71)Applicant : FANUC LTD

(22)Date of filing : 02.06.1987

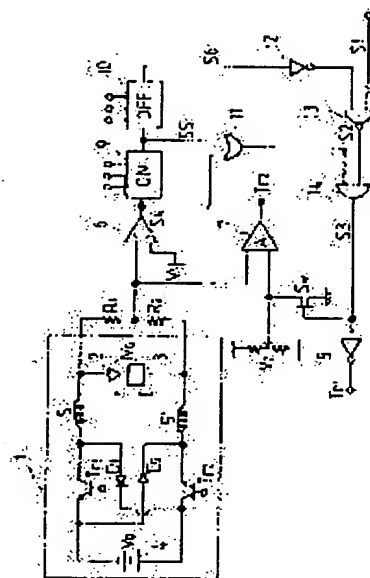
(72)Inventor : OBARA HARUKI

(54) WIRE ELECTRIC DISCHARGE MACHINING POWER SOURCE

(57)Abstract:

PURPOSE: To improve machining speed without causing breaking of wire by applying a low voltage across a gap between the wire and a work when application of voltage is started and applying a high voltage after starting of discharge and supplying a large discharge current for a short time.

CONSTITUTION: When application of voltage is started, a transistor Tr2 is operated in class A by an application voltage control means comprising a differential amplifier 7 and the like, and a low setting voltage is applied from a power source 4 across a gap between a wire 2 and a work 3. Upon occurrence of discharge, an application voltage control means 7 detects the discharge and switches operation of the transistor Tr2 into class C, then applies a high voltage across the gap and supplies a large discharge current. A voltage application interval control means comprising a comparator 6 and one-shot multi-vibrators 9, 10 determines the pulse width of discharge current, and stops application of voltage upon expiration of setting interval while repeats aforementioned operations upon expiration of second setting pause. Consequently, machining speed can be improved without causing breaking of wire.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-306821

⑪ Int. Cl.⁴

B 23 H 1/02

7/04

識別記号

庁内整理番号

B-7908-3C

C-7908-3C

Z-8308-3C

⑬ 公開 昭和63年(1988)12月14日

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 ワイヤ放電加工電源

⑮ 特 願 昭62-137677

⑯ 出 願 昭62(1987)6月2日

⑰ 発 明 者 小 原 治 樹 東京都日野市旭が丘3丁目5番地1 ファナック株式会社
商品開発研究所内

⑱ 出 願 人 ファナック株式会社 山梨県南都留郡忍野村忍草字古馬場3580番地

⑲ 代 理 人 弁理士 竹本 松司 外2名

明 細 書

1. 発明の名称

ワイヤ放電加工電源

2. 特許請求の範囲

(1) ワイヤ放電加工電源において、放電回路中にA級動作及びC級動作するトランジスタを設けると共に、ワイヤとワーク間のギャップ電圧を検出し、該ギャップ電圧が設定電圧になるように上記トランジスタを作動させ、放電が生じると上記トランジスタをA級動作からC級動作に切換え、電源の高電圧をワイヤとワーク間に印加する印加電圧制御手段と、放電開始を検出し、放電開始後、第1の設定所定期間上記印加電圧制御手段の動作を持続させ、第1の設定所定期間終了後第2の設定所定期間上記印加電圧制御手段の動作を停止させ、放電電流パルス幅とワイヤとワーク間に印加する電圧の印加休止期間を制御する電圧印加期間制御手段を設けたことを特徴とするワイヤ放電加工電源。

(2) 上記印加電圧制御手段はワイヤとワーク間のギャップ電圧の分圧電圧と設定電圧との差を増幅し出力する差動アンプで構成されている特許請求の範囲第1項記載のワイヤ放電加工電源。

(3) 上記電圧印加期間制御手段は、放電開始を検出するコンパレータと、該コンパレータからの放電開始検出出力によりトリガされ第1の設定所定期間幅の第1のパルスを出力する第1のワンショットマルチバイブレータと、上記第1のパルスの終了によりトリガされ第2の設定所定期間幅の第2のパルスを出力する第2のワンショットマルチバイブレータで構成され、上記第2のワンショットマルチバイブレータからの第2のパルス出力中上記印加電圧制御手段の出力を停止させた特許請求の範囲第1項又は第2項記載のワイヤ放電加工電源。

3. 発明の詳細な説明

産業上の利用分野

本発明はワイヤ放電加工装置における放電用電源に関する。

従来の技術

ワイヤ放電加工装置は、ワークに、走行するワイヤを近接せしめ、該ワイヤとワーク間に加工液を注入しつつこれらの間のギャップ間に電圧を印加して放電を起させ、ワークを削り取りながら所望の形状に加工するものであるが、加工速度を上げるためには、短いパルス幅の大電流の電流パルスをワークとワイヤ間のギャップに流す必要がある。しかし、このワークとワイヤ間に印加される電圧が過大であるとワイヤが断線しやすくなる。

そのため、コンデンサ放電による加工電源においては上記ギャップに大電流を流すために、コンデンサの充電電圧を上げると、ワークとワイヤ間の印加電圧が過大となりワイヤが断線する。一方、コンデンサの容量を大きくして大電流を流そうとすると、パルス幅が大きくなるという欠点があり、短いパルス幅の大電流の電流パルスをワークとワイヤ間に流すことは困難である。

電圧を変える場合には電源電圧をトランス切換器等で変更する必要があり、装置を高価にし、操作も面倒である。

そこで、本発明の目的は、1つの電流により、放電が開始するまではワークとワイヤ間に低電圧を印加し、放電が開始すると高電圧を印加して、大電流、短パルス幅の放電電流を流すワイヤ放電加工電源を提供することにある。

問題点を解決するための手段

本発明は、ワイヤ放電加工電源の、放電回路中にA級動作及びC級動作するトランジスタを設けると共に、ワイヤとワーク間のギャップ電圧を検出し、該ギャップ電圧が設定電圧になるように上記トランジスタを作動させ、放電が生じると上記トランジスタをA級動作からC級動作に切換え、電源の高電圧をワイヤとワーク間に印加する印加電圧制御手段と、放電開始を検出し、放電開始後第1の設定所定期間、上記印加電圧制御手段の動作を継続させ、第1の設定所定期間終了後第2の設定所定期間、上記印加電圧制御手段の動作を停

止させる。この問題を解決するには、放電インダクタンスを極力小さくすれば可能であるが、この点においてもワークを載置するテーブルが移動するため、電源からワークまでのリード線を長くしておく必要があり、リード線が長くなると浮遊インダクタンスが増大し、インダクタンスを小さくすることも困難である。

そこで、ワークとワイヤ間に電圧を印加する電源に低電圧電源と高電圧電源の2つの電源を設け、低電圧電源により放電のきっかけを作り、放電が生じた後は、高電圧電源から大電流パルスを流し、放電させることにより、ワークとワイヤ間に印加される電圧は小さく、かつ、短パルス幅の大電流の電流パルスを放電電流としてギャップに流すようにした放電加工電源は特開昭55-101335号公報において公知である。

発明が解決しようとする問題点

しかし、上記特開昭55-101335号公報によって公知な放電加工電源は、2つの電源を用意する必要があり、又、ワークとワイヤ間の印加

止させ、放電電流パルス幅とワイヤとワーク間に印加する電圧の印加休止期間を制御する電圧印加期間制御手段を設けることによって、上記問題点を解決した。

作 用

電源からワイヤとワーク間へ電圧を印加開始時には、上記印加電圧制御手段により、上記トランジスタはA級動作し、ワイヤとワーク間のギャップには設定された低電圧の電圧が印加される。そして、該低電圧印加中にワイヤとワーク間に放電が生じると、上記印加電圧制御手段は、この放電開始を検出し、上記トランジスタをC級動作に切換え、ワイヤとワーク間に電源電圧の高電圧を印加し、ワイヤとワーク間に大電流の放電電流を流す。一方、上記電圧印加期間制御手段は、放電開始後、設定された第1の所定期間だけ上記印加電圧制御手段の動作を継続させ、放電電流のパルス幅を決める。そして、該第1の設定所定期間が終了すると、上記印加電圧制御手段の動作を停止させ、ワイヤとワーク間への電圧印加を停止させ、

第2の設定所定期間だけ、印加休止期間を作り、該期間が終了すると、再び、印加電圧制御手段の動作を開始させ、上記動作を繰り返すこととなる。

実施例

第1図は、本発明の一実施例の回路ブロック図であり、本実施例は放電加工電源の基本回路1として、スイッチング素子としてのトランジスタTr1及び後述するA級動作、C級動作を行うトランジスタTr2を介して、ワイヤ2とワーク3間に電源4の電圧を印加し、放電により放電回路中のリード線等の浮遊インダクタンス中に蓄えられたエネルギーを電線4に帰還させるダイオードD1、D2を設けた基本回路を用いている。

そして、上記ワイヤ2とワーク3間のギャップ電圧VGは抵抗R1、R2で分圧され、該分圧電圧は、比較電圧V1と比較し、比較電圧V1以上になるとLレベルの出力を出しワイヤ2とワーク3間の放電を検出するコンパレータ6に入力されると共に、設定電圧V2と該分圧電圧の差を増幅し、上記トランジスタTr2作動させ、ギャップ

電圧VGの分圧が設定電圧V2になるように制御し、放電開始後上記トランジスタTr2をA級動作からC級動作に切換えるための充分なゲインを持った差動アンプ7に入力されており、該差動アンプ7によって本実施例はワイヤ2とワーク3間に印加する印加電圧制御手段を構成している。なお、該差動アンプ7の出力はトランジスタTr2のゲートに入力されており、第1図においては、その結合を省略している。

上記コンパレータ6の出力S4は放電電流の幅を決めるパルス幅が設定可能なワンショットマルチバイブレータ9に入力され、又、ワンショットマルチバイブレータ9の出力S5はワイヤ2とワーク3間に印加する電圧のオフ時間幅を決めるパルス幅が設定可能なワンショットマルチバイブレータ10に入力されている。即ち、上記コンパレータ6とワンショットマルチバイブレータ9、10によって、放電パルス幅とワイヤ2とワーク3間の電圧印加休止期間を制御する電圧印加制御手段を構成している。そして、該ワンショッ

トマルチバイブレータ10の出力S6はインバータ12を介し、加工開始信号であるマシニング信号S1が一方の端子に入力されているナンドゲート13に入力され、該ナンドゲートの出力S2はアンドゲート14の一方の端子に入力され、該アンドゲート14の他方の入力端子には、上記コンパレータ6、ワンショットマルチバイブレータ9の出力S4、S5を入力するオアゲート11の出力が入力され、該アンドゲート14の出力S3はインバータ8を介してトランジスタTr1のベースに入力されると共にアナログスイッチSWに入力され、該アナログスイッチSWはオンしたとき、差動アンプ7の設定電圧V2の入力端子を接地するように接続されている。なお、第1図においては、インバータ8とトランジスタTr1のベース間の接続の図を省略している。

次に、本実施例の動作を、第2図のタイミングチャートと共に説明する。

まず、加工開始信号としてのマシニング信号S1が入力される前ではワンショットマルチバイ

ブレータ9、10は作動しておらずこれらの出力S5、S6は出力されず、Lレベル(第2図(j)、(k)参照)にある。又、ギャップ電圧VGは印加されていないため(第2図(g)参照)、コンパレータ6の出力S4はHレベルの出力を出している(第2図(i)参照)。そのため、ナンドゲート13の出力S2はHレベル、アンドゲート14の出力S3はHレベルで、アナログスイッチSWはON状態にあり(第2図(b)、(c)、(d)参照)、アンドゲート14の出力S3をインバータ8を介してベースに入力されるトランジスタTr1はOFF状態であり、差動アンプ7の出力は「0」であるからトランジスタTr2も作動していない。

そこでマシニング信号S1が入力されると、ナンドゲート13の両入力Hレベルとなるから、出力S2はLレベルとなり、そのため、ナンドゲート14の出力S3はLレベルに切換える。このアンドゲート14の出力S3をインバータ8を介して入力するトランジスタTr1は第2図(e)に示

すようにオンとなり、又、前記出力S3がLレベルになることによりアナログスイッチSWはオフとなるので、差動アンプ7の一方の入力端子には設定電圧V2が印加され、差動アンプから出力が出されトランジスタTr2を作動させる。

その結果、電源4の電圧V0がトランジスタTr1、Tr2を介してワイヤ2とワーク3間のギャップに印加されるが、差動アンプ7はギャップ電圧VGの分圧電圧が設定電圧V2になるように制御しているから、その出力は小さくなく、トランジスタTr2を能動領域の動作であるA級動作を行わせているため、ギャップに印加される電圧は第2図(9)に示すように、電源電圧V0と比較し、低い高圧が印加されることとなる。一方、ギャップ電圧VGの分圧電圧が比較電圧V1より大きくなると、コンパレータ6の出力は反転し、第2図(i)に示すようにLレベル出力を出す。こうして、ワイヤ2とワーク3間のギャップに低電圧が印加され、その内ワイヤ2とワーク3間に放電が生じ、ギャップ電圧VGが低下すると、差

動アンプ7の入力電圧差が大きくなり、該差動アンプ7からは大きな出力が出され、トランジスタTr2をA級動作からC級動作(トランジスタの飽和領域)に切替えるため、ワイヤ2とワーク3間には電源4の高電圧V0が印加され、ワイヤ2とワーク3間のギャップには第2図(イ)に記すように大電流Iが流れることとなる。ワイヤ2とワーク3間に印加される電圧が高いので、この放電電流Iの立上りが急いで大電流を流すこととなる。一方、放電が生じ、ギャップ電圧VGが低下し、その分圧電圧が比較電圧V1以下になるとコンパレータ6の出力S4はHレベルに切換わり、その立上りでワンショットマルチバイブレータ9がトリガされ、設定された幅のパルスS5を出力する(第2図(j)参照)。そして、このワンショットマルチバイブレータ9の出力パルスS5の立下りでワンショットマルチバイブレータ10がトリガされ、設定された幅のパルスS6を出力する(第2図(k)参照)。その結果、ナンドゲート13に入力されていたマルチバイブレータ10

のインバート出力はLレベルとなり、該アンドゲート13の出力S2はHレベルとなり(第2図(b)参照)、アンドゲート14の2つの入力とは両方ともにHレベルとなるため(アンドゲート14の他方の入力はコンパレータ6の出力S4がすでにHレベルとなっている)、その出力S3はHレベルとなり、アナログスイッチSWをオンとし、差動アンプ7の一方の入力を接地させ、かつ、インバータ8を介してトランジスタTr1をオフにするためワイヤ2とワーク3間には電源電圧V0は印加されなくなる。しかし、放電回路中の押遊インダクタンス5、5'に蓄えられていたエネルギーがダイオードD1、D2を介して電源4に帰還されるため放電電流Iは第2図(h)に示すように減少しながら流れる。これで、1回の放電は終了するが、ワンショットマルチバイブレータ10の設定された幅の出力パルスS6が終了すると、再びナンドゲート13の出力がLレベルとなり、前述した動作を繰り返すこととなる。以下この動作を繰り返す、放電加工を行うこととなる。

以上の説明からも明らかのように、ワンショットマルチバイブレータ9の出力パルスS5の設定されたパルス幅は放電電流幅を決めるものであり、これにより短パルスの放電電流を得ることができる。一方、差動アンプ7で制御されるトランジスタTr2は、ワイヤ2とワーク3間に電圧を印加した時点では、A級動作し、ワイヤ2とワーク3間に設定された低電圧を印加し、放電が開始されるとC級動作に切換わり、ワイヤ2とワーク3間に電源4の高電圧V0を印加するため、ワイヤ2とワーク3間のギャップには大電流が流れることとなる。

その結果、ワイヤ2とワーク3間に過大な電圧が印加されず、かつ、短パルス幅で大電流の放電電流を得ることができる。

なお、上記実施例では、トランジスタTr1を単にスイッチングを動作するものにしたが、該トランジスタTr1も差動アンプ7の出力により、A級動作し、その後C級動作するようにさせてもよい。

さらに、放電電流パルス幅を決めるワンショットマルチバイブレータ9、及びワイヤ2とワーク3間の電圧印加オフ期間を決めるワンショットマルチバイブレータ10も各々デジタルカウンタで構成し、該デジタルカウンタに設定されている数(時間)だけ出力を出すようにしてもよい。さらに、ワンショットマルチバイブレータ9の代りに遅れ時間を設定可能な遅れ手段を設け、該遅れ手段の出力でワンショットマルチバイブレータ10をトリガするようにしてもよい。

また、放電加工電源の基本回路1は、放電にコンデンサを用いた基本回路のものにも適用でき、例えば第3～第5図に示すような基本回路において、トランジスタTr3、Tr4、Tr5を各々上記実施例のトランジスタTr2のようにA級動作するトランジスタにして、上記実施例で述べた差動アンプ7の出力で該トランジスタTr3、Tr4、Tr5を駆動するようにすればよい。なお、Cはコンデンサ、Rは抵抗、20、21は浮遊インダクタンス、Dはダイオードであり、Tr6は

スイッチング素子としてのトランジスタである。

発明の効果

以上述べたように、本発明は、1つの電線からワイヤとワーク間のギャップへの電圧印加開始時には低電圧を該ギャップに印加し、放電が開始されると、ワイヤとワーク間に高電圧を印加し、大電流の放電電流を短期間流すようにしたので、ワイヤの断線を招くことなく、加工速度を向上させ、かつ、回路構成が簡単で安価なワイヤ放電加工電源を得ることができる。

4. 図面の簡単な説明

第1図は、本発明の一実施例の回路ブロック図、第2図は、同実施例の動作タイミングチャート、第3図～第5図は、本発明が適用できる放電加工電源の基本回路の例である。

1…放電加工電源の基本回路、2…ワイヤ、3…ワーク、4…電源、5、5'…浮遊インダクタンス、6…コンパレータ、7…差動アンプ、8、12…インバータ、9、10…ワンショットマルチバイブレータ、11…オアゲート、13…

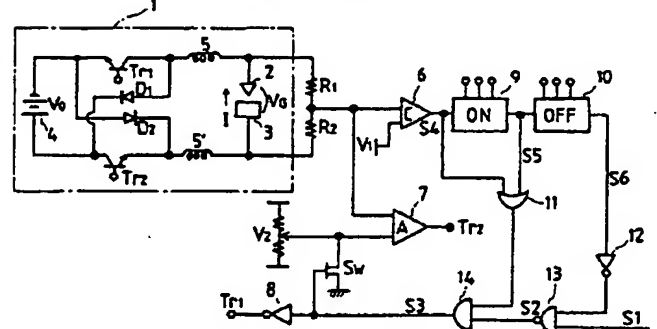
ナンドゲート、14…アンドゲート、SW…アナログスイッチ。

特許出願人 ファナック株式会社
代理人 井理士 竹本 松司

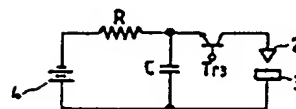
(ほか2名)



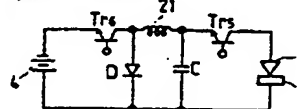
第1図



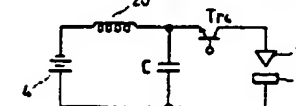
第3図



第5図



第4図



第 2 図

